

## KOREAN PATENT ABSTRACTS

(11)Publication number: 1020010066262 A  
(43)Date of publication of application: 11.07.2001

(21)Application number: 1019990067858  
(22)Date of filing: 31.12.1999

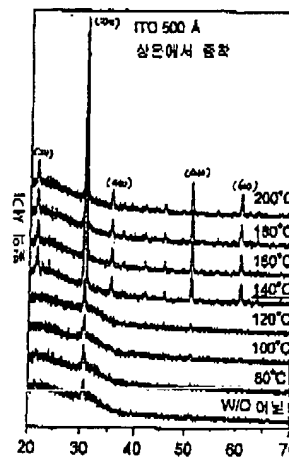
(71)Applicant: LG.PHILIPS LCD CO., LTD.  
(72)Inventor: KIM, SE JUN

(51)Int. Cl G02F 1 /13

## (54) METHOD FOR FABRICATING ARRAY SUBSTRATE FOR LIQUID CRYSTAL DISPLAY

## (57) Abstract:

PURPOSE: A method for fabricating an array substrate for a liquid crystal display is provided to form a pixel electrode with a simpler process. CONSTITUTION: After depositing a transparent electrode as thick as 500 angstrom, crystalline growth temperature is experimented by differing an annealing time to investigate a crystal state using an X-ray detector. A diffraction angle of the X-ray is 20-70 deg. The crystallization of the transparent electrode having a prior directionality along (222) direction from 140 deg.C starts in advance. According to the method, a substrate is prepared, and a gate electrode and a gate line are formed on the substrate. The first insulation film is formed on an upper part of the gate electrode, and an active layer is formed on the gate electrode. And a source electrode and a drain electrode are formed on the active layer, and the second insulation layer is formed on an upper part of the source electrode and the drain electrode. An amorphous transparent conductive metal is deposited on the second insulation layer and then a photo resist is deposited. By annealing the substrate with a patterned photo resist at a temperature of 140-160 deg.C, the photo resist is adhered to the transparent electrode and the transparent electrode is crystallized. Then, the transparent electrode is patterned and then a pixel electrode is formed by removing the photo resist located on the patterned transparent electrode.



COPYRIGHT 2001 KIPO

## Legal Status

Date of request for an examination (20041026)  
Notification date of refusal decision (00000000)  
Final disposal of an application (application)  
Date of final disposal of an application (00000000)  
Patent registration number ( )  
Date of registration (00000000)  
Number of opposition against the grant of a patent ( )  
Date of opposition against the grant of a patent (00000000)  
Number of trial against decision to refuse ( )  
Date of requesting trial against decision to refuse ( )

(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl.<sup>7</sup>  
G02F 1/13

(11) 공개번호 특2001-0066262  
(43) 공개일자 2001년07월11일

(21) 출원번호 10-1999-0067858  
(22) 출원일자 1999년12월31일

(71) 출원인 엘지.필립스 엘시디 주식회사  
구분준, 루 위라하디락사  
서울 영등포구 여의도동 20번지  
(72) 발명자 김세준  
서울특별시용산구동빙고동32-15  
(74) 대리인 정원기

심사청구 : 없음

(54) 액정표시장치용 어레이기판 제조방법

요약

본 발명은 액정표시장치용 어레이기판 제조방법에 관한 것이며, 특히 게이트배선과 데이터배선에 의해 정의되는 화소영역 상에 형성되는 화소전극의 형성방법에 관한 것으로, 화소전극을 형성하는 투명전극인 ITO물질을 증착한 후 리소그라피 공정시 포토레지스트에 연을 가하는 과정에서 상기 ITO물질을 결정화하여 화소전극으로서 필요한 면저항 값을 얻을 수 있으므로, 상기 ITO 증착시 따로 열처리를 하는 공정을 생략할 수 있다.

대표도  
도 1

명세서

도면의 간단한 설명

도 1은 일반적인 액정표시장치용 어레이기판의 일부 화소를 도시한 평면도이고,

도 2는 도 1의 II-II를 따라 절단한 공정단면도이고,

도 3은 투명전극의 두께를 2000Å으로 하였을 경우, 엑스레이 회전 분석결과를 도시한 그래프이다.

도 4는 투명전극의 두께를 2000Å으로 하였을 경우, 각 어닐링 온도에 따른 면저항값을 나타낸 그래프이다.

도 5는 투명전극의 두께를 500 Å으로 하였을 경우, 엑스레이 회절 분석결과를 도시한 그래프이다.

도 6은 투명전극의 두께를 500 Å으로 하였을 경우, 각 어닐링 온도에 따른 면저항값을 나타낸 그래프이다.

#### 〈도면의 주요부분에 대한 부호의 설명〉

A : 어닐링온도가 140℃일 때 면저항값.

#### 발명의 상세한 설명

##### 발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치용 어레이기판에 관한 것이며, 특히 액정표시장치용 어레이기판의 화소전극 형성방법에 관한 것이다.

일반적으로 액정표시장치는 스위칭소자(switching device)와 어레이배선(array line)이 형성된 하부기판과, 공통전극(common electrode)과 컬러필터(colorfilter)가 형성된 상부기판을 포함하고, 상기 하부기판과 상부기판을 소정의 갭(gap)으로 합착하고, 상기 두 기판 사이의 갭에 액정(LC)을 충전하여 제조된다.

도 1은 일반적인 액정표시장치용 어레이기판의 일부 화소를 도시한 평면도이다.

도시한 바와 같이, 액정표시장치용 어레이기판은 기판(11)상에 게이트배선(13)이 형성되어 있고, 상기 게이트배선(13)과는 수직적으로 절연층(미도시)을 사이에 두고 직교하여 데이터배선(15)이 형성되어 있다. 상기 게이트배선(13)과 데이터배선(15)이 교차하여 정의된 영역을 화소(pixel)영역(P)이라 하고, 상기 화소영역에는 투명한 화소전극(17)이 형성되어 있다.

상기 게이트배선(13)상부에는 상기 게이트배선(13)을 제 1 전극으로 하는 캐패시터(C)가 형성된다. 캐패시터는 게이트배선의 일부를 이용하여 형성되거나 게이트배선(13)과는 별도로 형성될 수도 있다.

전자의 경우, 캐패시터(C)로 게이트배선(13)의 일부를 사용하면 제조공정을 수정하거나 여분의 공정이 필요치 않게 되는 장점은 있으나, 게이트배선(13)을 캐패시터(C)로 사용하게 되면 게이트배선(13)의 시정수가 증가된다.

이와 같은 문제는 게이트배선의 물질로 크롬(Cr)이나 탄탈(Ta)보다 상대적으로 저항이 작은 알루미늄(Al) 등을 사용하면으로서 해결 될 수 있다.

한편, 상기 데이터배선(16)과 게이트배선(13)의 교차지점에는 박막트랜지스터(T)가 형성되어 있으며, 상기 박막트랜지스터는 상기 게이트배선(13)과 연결된 게이트전극(19)과 상기 데이터배선(15)과 연결된 소스전극(21)과 이와는 평면적으로 소정간격 이격된 드레인전극(23)을 포함한다.

그리고, 상기 게이트전극(19)과 드레인전극(23)과 소스전극(21)과 중첩되어 아인랜드 형태로 형성된 액티브층(27)을 포함한다.

상기 화소영역(P)상에 형성된 화소전극(17)은 드레인전극 콘택홀(25)을 통해 상기 드레인전극(23)과 연결되며, 상기 게이트배선(13) 상부까지 연장되어 상기 게이트배선(13)과 그 하부의 절연층(미도시)과 함께 캐패시터(C)를 형성한다.

전술한 구성을 갖는 액정표시장치의 동작특성을 살펴보면 다음과 같다.

상기 게이트전극은 박막트랜지스터에 주사신호를 인가함으로써 상기 소스전극에서 드레인전극 사이의 액티브층(27)의 표면층 흐르는 전하의 흐름을 제어한다.

즉, 상기 게이트전극(19)이 온(on)되면, 상기 데이터배선(15)을 통해 데이터신호가 상기 소스전극(21)과 액티브층(27)의 표면과 드레인전극(25)을 통해 상기 화소전극(17)에 인가된다.

이때, 상기 화소전극(17)과 공통전극(비도시)으로부터 인가된 전계에 의해 상기 화소(P)상에 배열된 액정(비도시)은 소정의 형태로 배열하게 된다. 그렇게 되면 백라이트(비도시)로부터 입사된 빛은 상기 액정의 배열상태에 따라 그 양이 조절되어 이미지를 표현하게 된다.

이러한 구성을 갖는 어레이기판의 제조공정을 이하 도 2를 참조하여 설명한다.

먼저, 기판 상에 알루미늄(Al), 텅스텐(W), 몰리브덴(Mo), 탄탈(Ta) 등의 도전성금속을 증착한 후, 포토레지스트를 도포한다.

소정의 패턴을 형성한 마스크를 이용하여 노광과정을 거치게 되면, 상기 포토레지스트 상에 상기 마스크 패턴과 동일한 형태로 패턴이 형성된다.

즉, 상기 마스크 패턴 부분은 빛에 의해 경화되지 않고, 그 외에 빛에 의해 노출된 부분은 경화되어 상기 포토레지스트에 패턴이 형성된다.

다음은 현상공정으로 전술한 바와 같이, 빛에 의해 반응한 노광영역을 선택적으로 제거하여 상기 마스크패턴을 상기 도전성 금속박막 위에 구현한다.

현상 후에는 세정 공정을 거쳐 형성된 패턴의 접촉력 강화를 위해 하드베이크(hard bake)를 실시한다.

현상은 함유 성분의 하나인 인히비터(inhibitor)에 의하여 반응이 억제된 포토레지스트가 빛 조사에 의한 반응으로 노광된 영역이 광성제로 변하여 산성을 가지게 되면, 현상액에 의한 중화반응으로 제거되는 원리가 적용된다.

다음으로, 상기 포토레지스트가 제거되어 노출된 부분의 금속이 진식식각 또는 습식식각 중 선택된 식각방식에 의해 제거된다.

다음으로, 남은 포토레지스트를 제거함으로써 비로소 게이트전극(19)과 게이트배선(13)이 형성된다.

이와 같은, 리소그래피 공정은 이하 공정에서도 반복적으로 행해진다.

상기 게이트전극(19)과 게이트배선(13)을 형성한 후, 상기 게이트배선 등이 형성된 기판의 전면에 실리콘 산화막( $\text{SiO}_2$ ), 실리콘 질화막( $\text{SiN}_x$ ) 등을 증착하여 제 1 절연층(18)을 형성한다.

다음으로, 상기 제 1 절연층이 형성된 기판의 전면에 반도체층과 불순물반도체층을 증착하고 패터닝하여, 상기 게이트전극 상부에 아일랜드 형태로 액티브층(27)과 음극콘택층(26)을 형성한다.

다음으로, 상기 음극콘택층(26)이 형성된 기판의 전면에 전술한 도전성 금속을 증착하고 패터닝하여, 상기 데이터배선(도 1의 15)과 상기 데이터배선에서 상기 게이트전극 상부로 돌출 연장된 소스전극(21)과 이와는 소정간격 이격된 드레인전극(23)을 형성한다. 다음으로 상기 게이트배선의 상부에 아일랜드 형태로 소스-드레인금속층(22)을 형성한다.

다음으로, 상기 소스전극(21) 및 드레인전극(23) 등이 형성된 기판의 전면에 전술한 절연물질을 증착하고 제 2 절연층(33)을 형성한다.

다음으로, 상기 제 2 절연층(33)을 패터닝하여, 상기 드레인전극(23)상부에 드레인콘택홀(25)을 형성하고, 상기 소스-드레인금속층 상부에 스토리지 콘택홀(35)을 형성한다.

다음으로, 상기 제 2 절연층 상부에 투명한 도전성 금속인 인듐-틴-옥사이드(ITO)를 증착한다.

이때, 상기 투명전극은 아몰피스의 형태이며 이를 결정화 하기 위해 열처리하는 단계를 거치게 된다.

상기 투명전극을 결정화하기 위해 1차 어닐링(annealing)과 2 차 히팅처리(heating process)를 해야하는 두 단계의 열처리 과정이 필요하다.

이러한 과정을 거치게 되면, 상기 투명전극이 화소전극으로서 적합한 비저항값인  $200\mu\Omega/\text{cm}$ 을 갖도록 결정화된다.

다음으로, 전술한 바와 같이 두 번의 열처리 과정을 거쳐 결정화된 투명전극 상부에 전술한 바와 같은 리소그래피 공정을 행하게 된다.

이 때, 전술한 하드베이크 공정은 약  $140^{\circ}\text{C} \sim 160^{\circ}\text{C}$ 로 행해진다.

이러한 공정을 거쳐, 상기 투명전극을 패터닝하여, 상기 드레인 콘택홀(25)을 통해 상기 드레인전극(23)과 접촉하고 상기 스토리지 콘택홀(35)을 통해 상기 소스-드레인 금속층과 접촉하는 동시에 상기 화소영역 상에 위치하는 화소전극(17)을 형성한다.

이와 같은 공정으로 일반적인 액정표시장치용 어레이기판을 형성할 수 있다.

그러나, 전술한 바와 같은 공정에서 상기 화소전극 형성 시 화소전극에 필요한 면저항을 위한 투명전극의 결정성장을 얻기 위해 두 번의 열처리를 거쳐야 하는 공정상의 복잡함과 더불어 이로 인해 10분 이상의 시간이 소요되어 공정에 의한 제품의 수율이 낮아지는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

전술한 바와 같은 문제점을 해결하기 위해, 본 발명은 보다 간단한 공정으로 상기 화소전극을 형성하는 방법을 제안하는데 그 목적이 있다.

발명의 구성 및 작용

전술한 바와 같은 목적을 달성하기 위해 본 발명에 따른 액정표시장치용 어레이기판 제조방법은 기판을 준비하는 단계와; 상기 기판 상에 게이트전극과 게이트배선을 형성하는 단계와; 상기 게이트전극 상부에 제 1 절연층을 형성하는 단계와; 상기 게이트전극 상부에 액티브층을 형성하는 단계와; 상기 액티브층 상에 소스전극과 드레인전극을 형성하는 단계와; 상기 소스전극과 드레인전극 상부에 제 2 절연층을 형성하는 단계와; 상기 제 2 절연층 상에 아몰피스상태의 투명도전성 금속을 증착하는 단계와; 상기 아몰피스상태의 투명전극 상에 포토레지스트를 증착하는 단계와; 상기 포토레지스트를 마스크를 이용하여 노광하고, 노광과정에서 빛에 의해 경화된 포토레지스트를 제거하는 단계와; 상기 패터닝된 포토레지스트가 형성된 기판을  $140^{\circ}\text{C} \sim 160^{\circ}\text{C}$ 의 온도에서 열처리하여 상기 포토레지스트를 상기 투명전극 상에 강하게 접착시키고 동시에, 상기 투명전극을 결정화하는 단계와; 상기 제거된 포토레지스트에 의해 노출된 투명전극을 식각하여 패터닝하는 단계와; 상기 패터닝된 투명전극 상에 위치한 포토레지스트를 제거하여 화소전극을 형성하는 단계를 포함한다.

상기 투명도전성 금속은 인듐-틴-옥사이드인 것을 특징으로 한다.

이하 첨부한 도면을 참조하여 본 발명의 바람직한 실시예를 설명한다.

본 발명은 전술한 종래의 문제점을 해결하기 위해, 상기 투명전극의 최소 결정성장 온도에 대해 고찰하였다.

어레이기판의 공정순서는 전술한 종래와 같으므로 이를 생략하고 설명한다.

본 실시예에서는 상기 투명전극을 500 Å의 두께로 증착한 후 각각에 대한 결정성장 온도를 실험하였다.

도 3은 상기 투명전극을 500 Å의 두께로 증착한 후, 어닐링시간을 달리하여 결정상태를 실험한 결과이다.

이 결과는 엑스레이 디텍터(X-ray detector)라는 실험장치를 이용한 것으로, 상기 엑스레이 디텍터란 결정 성장한 박막에 엑스레이를 조사하여 회절된 상태를 통해 결정화된 상태를 알아보는 장치이다.

이때, 상기 엑스레이의 회절각은  $20^{\circ} \sim 70^{\circ}$  사이에서 조사하였다.

도면은 엑스레이 회절각과 어닐링온도에 따른 투명 도전성금 속의 결정상태를 도시하였다.

도면은 어닐링 온도에 따른 면저항 값의 관계를 나타낸다.

도시한 바와 같이,  $140^{\circ}\text{C}$ 부터 (222)방향의 우선 방향성을 갖는 투명전극의 결정화가 본격적으로 보이기 시작함을 알 수 있다.

도 4는 전술한 도 3의 각 어닐링 온도에서의 면저항값을 실험한 결과이다.

이때, 실험조건은 각각 각 온도마다 어닐링 전 5분과 10분 그리고 어닐링 후 5분과 10분일 때 각각의 면저항을 구하였다.

도시한 바와 같이, 어닐링 전에는 면저항이 과도하게 높은 값을 가짐을 알 수 있다.

이와 같은 면저항 값을 화소전극의 동작특성에는 좋지 않은 결과 값이다.

그러나, 어닐링 후, 5분과 10분의 결과 값을 보면 대부분 낮은 저항 값을 가지는 것을 알 수 있으며, 특히  $150^{\circ}\text{C}$ 를 전후한 부분(A)에서  $40\Omega/\square$ 의 면저항 값을 가짐을 알 수 있다.

따라서,  $140^{\circ}\text{C}$  이상에서는 원하는 면저항 값을 갖는 결정상태를 갖는 투명전극을 얻을 수 있다는 결론을 얻을 수 있었다.

이와 같은, 온도는 상기 투명전극을 증착한 후, 추후에 행해지는 리소그래피 공정에서 노광공정 중 상기 포토레지스트를 패터닝 후 하드베이크 공정에서 행해지는 열처리온도와 같다는 것을 알 수 있다.

이와 같은 공정결과  $40\Omega/\square$ 의 면저항을 갖는 화소전극을 얻을 수 있다.

따라서, 본 발명에서는 상기 투명전극을 결정화하기 위해 따로 결정화처리를 하지 않고, 상기 하드베이크 공정시 동시에 투명전극을 결정화하는 방법을 사용함으로써 공정상 시간을 단축할 수 있다.

#### 발명의 효과

따라서, 본 발명은 상기 어레이기판의 화소전극 형성시 노광공정 중 하드베이크 공정과 동시에 상기 화소전극을 결정화함으로써, 상기 화소전극을 결정화 하기 위해 별도의 열처리 공정을 사용하지 않아도 되므로 공정의 단순함과 함께 제품의 수율을 향상시킬 수 있는 효과가 있다.

#### (57) 청구의 범위

## 청구항 1.

기판을 준비하는 단계와;

상기 기판 상에 게이트전극과 게이트배선을 형성하는 단계와;

상기 게이트전극 상부에 제 1 절연층을 형성하는 단계와;

상기 게이트전극 상부에 액티브층을 형성하는 단계와;

상기 액티브층 상에 소스전극과 드레인전극을 형성하는 단계와;

상기 소스전극과 드레인전극 상부에 제 2 절연층을 형성하는 단계와;

상기 제 2 절연층 상에 아몰퍼스상태의 투명도전성 금속을 증착하는 단계와;

상기 아몰퍼스상태의 투명전극 상에 포토레지스트를 증착하는 단계와;

상기 포토레지스트를 마스크를 이용하여 노광하고, 노광과정에서 빛에 의해 경화된 포토레지스트를 제거하는 단계와;

상기 패터화된 포토레지스트가 형성된 기판을 140℃ ~ 160℃의 온도에서 열처리하여 상기 포토레지스트를 상기 투명전극 상에 강하게 접착시킴과 동시에, 상기 투명전극을 결정화하는 단계와;

상기 제거된 포토레지스트에 의해 노출된 투명전극을 식각하여 패터화하는 단계와;

상기 패터화된 투명전극 상에 위치한 포토레지스트를 제거하여 화소전극을 형성하는 단계

를 포함하는 액정표시장치용 어레이기판 제조방법.

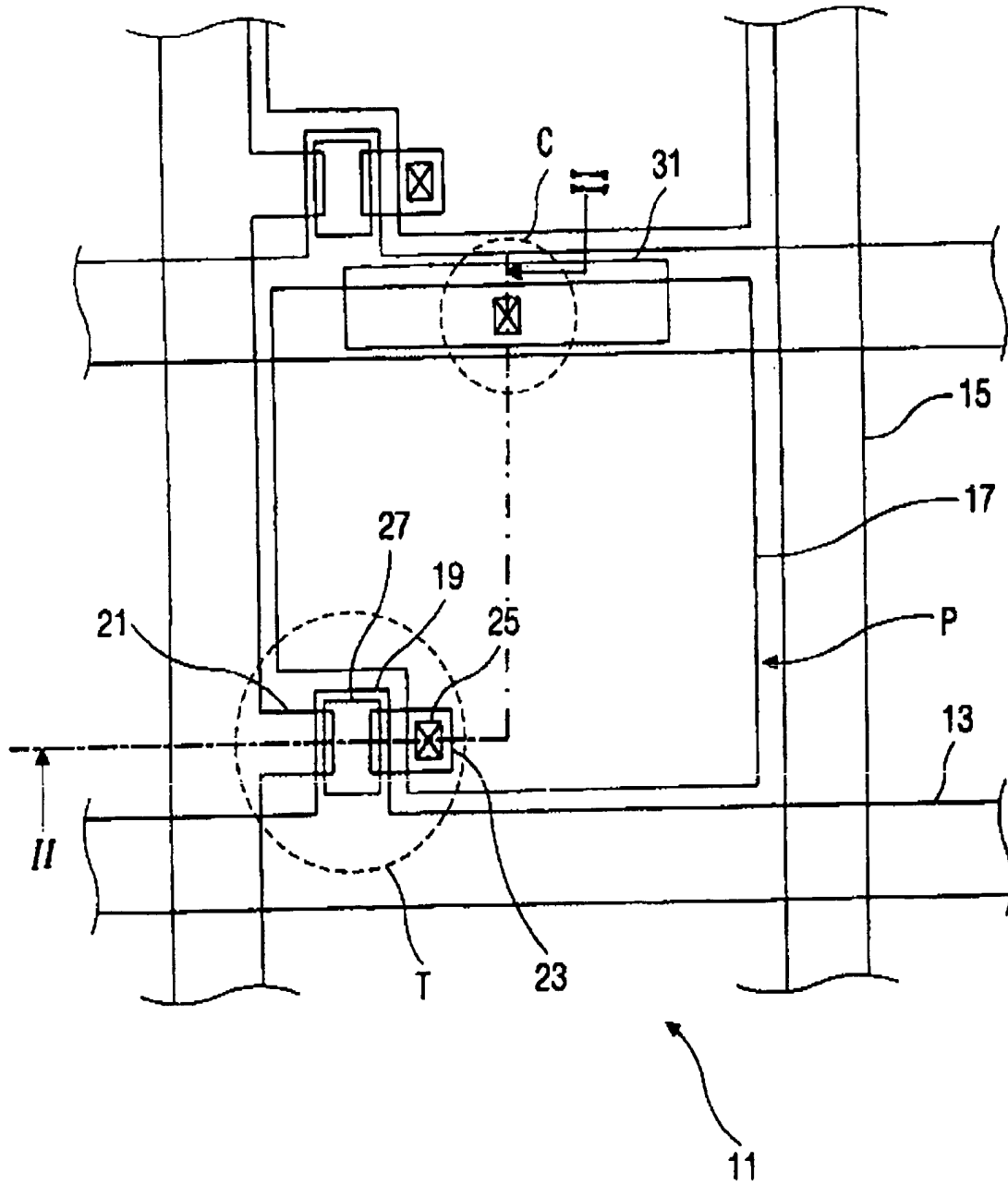
## 청구항 2.

제 1 항에 있어서,

상기 투명도전성 금속은 인듐-틴-옥사이드인 액정표시장치용 어레이기판 제조방법.

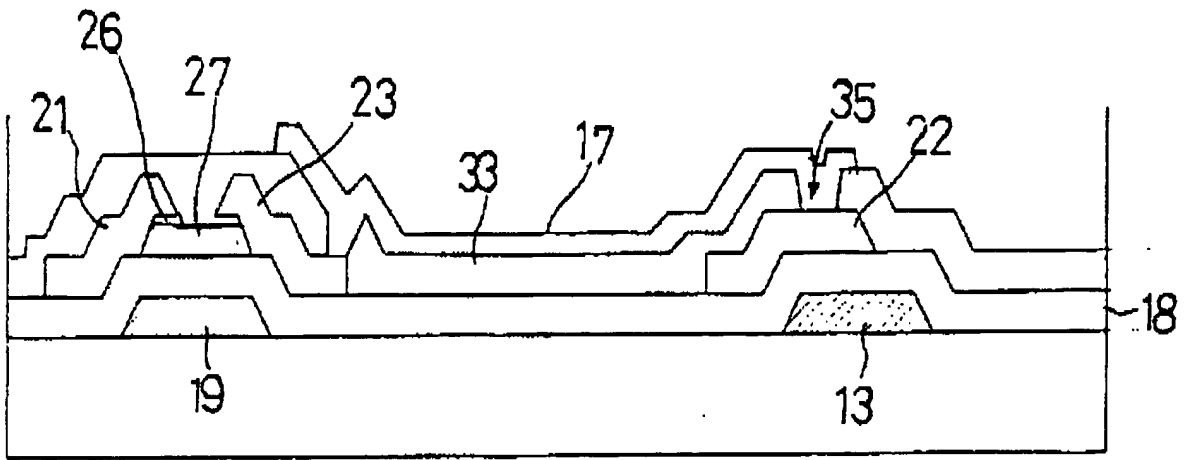
도면

도면 1

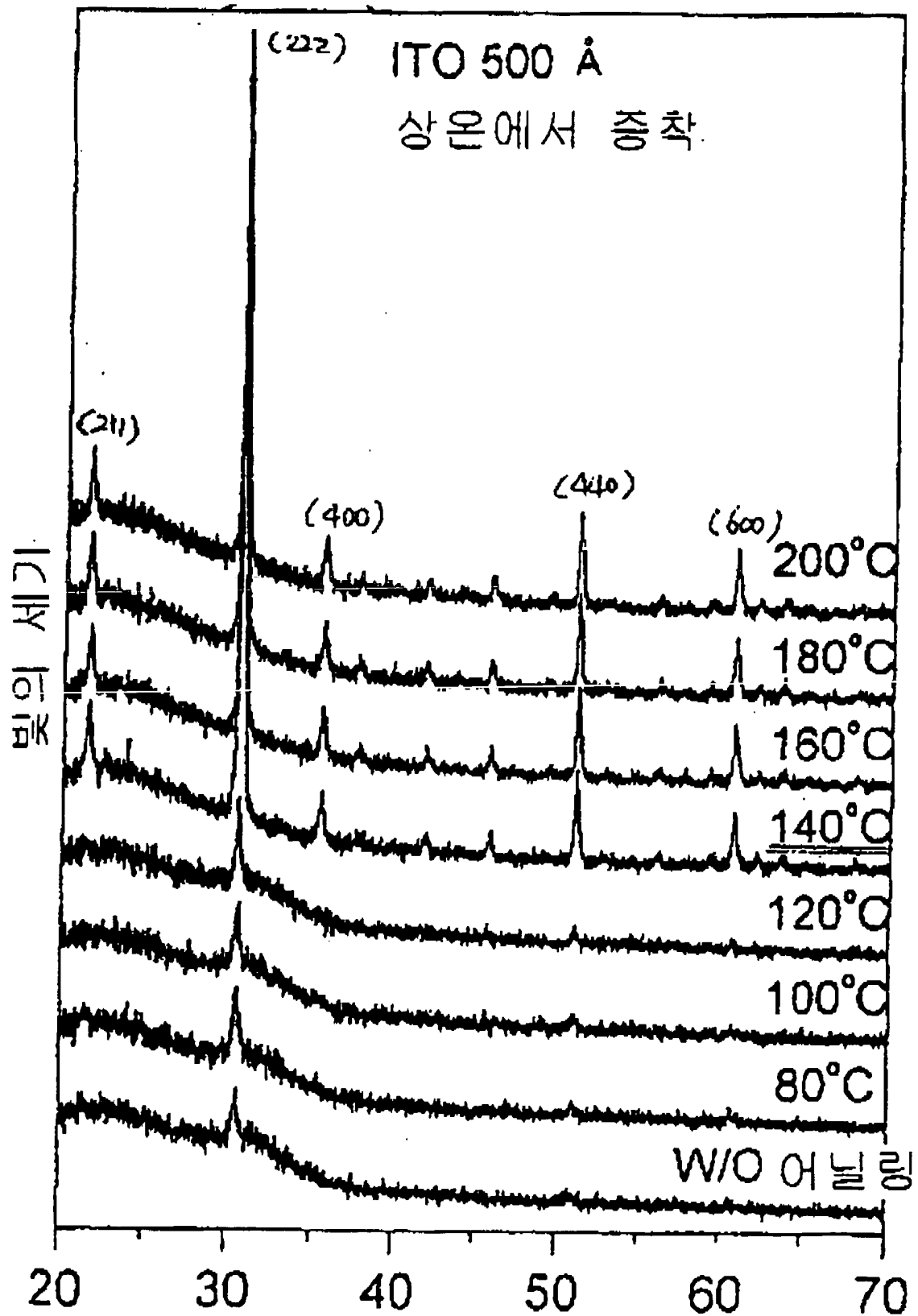




도면 2



도면 3



도면 4

